

高速光子防火墙关键技术综述

黄善国, 李新, 唐颖, 郭俊峰

(北京邮电大学信息光子学与光通信研究院, 北京 100876)

摘要: 为了维护光网络安全, 亟需研究部署能够有效处理高速光信号的光子防火墙, 以替代现有的高能耗的电子防火墙。在介绍光子防火墙原理的基础上, 基于相关运算和逻辑门2种主要实现方式综述了模式匹配技术, 对比了各匹配系统的优劣, 并总结了全光逻辑门的实现方法。最后, 展望了全光模式匹配研究的下一步方向与发展趋势, 即更高效的系统结构和响应速度更快的非线性器件。分析表明, 基于全光模式匹配的光子防火墙在网络安全中具有良好的应用前景。

关键词: 光子防火墙; 模式匹配; 半导体光放大器; 高非线性光纤

中图分类号: TN929

文献标识码: A

doi: 10.11959/j.issn.1000-436x.2019212

Overview of the key technology of photonic firewall at high speed

HUANG Shanguo, LI Xin, TANG Ying, GUO Junfeng

State Key Laboratory of Information Photonics and Optical Communication, Beijing University of Posts and Telecommunications, Beijing 100876, China

Abstract: In order to maintain the security of optical network, it is urgent to research and deploy photonic firewall which can effectively process high-speed optical signals to replace existing electronic firewall which consumes high energy. After a brief review of the principle of photonic firewall, the pattern matching technology based on correlation operation and all-optical logic gates were summarized, and the matching systems was compared according to their advantages and disadvantages. Besides, the realization methods of all-optical logic gates were introduced. Finally, the next research direction and development trend of all-optical pattern matching were prospected: more efficient system structure or non-linear devices with faster response speed. The survey shows that photonic firewall based on all-optical pattern matching has a good application prospect in network security.

Key words: photonic firewall, pattern matching, semiconductor optical amplifier, highly nonlinear fiber

1 引言

随着信息时代的到来, 信息技术正以迅猛态势渗透于社会的方方面面, 而全光网络通过利用光节点替代现有网络的电节点, 并以光纤进行连接, 能够直接在光域中实现信号的存储、传输和处理, 只需在进出网络时进行光/电、电/光的转换, 大大地提

高了信号的传输质量和传输容量, 有效地解决了“电子瓶颈”的限制^[1]。由于光网络一直都被认为具有高的保密性和安全性, 目前, 专门针对光网络的安全措施较少。然而随着技术的发展, 各种网络入侵手段层出不穷, 包括流量分析、窃听、信号延迟、拒绝服务等^[2], 康宁公司^[3]分析了包括光纤弯曲、光纤分裂、衰减器耦合在内的几种接入光纤的方

收稿日期: 2019-05-19; 修回日期: 2019-08-22

基金项目: 国防科技创新特区基金资助项目 (No.18-163-21-TS-001-018-01); 国家自然科学基金资助项目 (No.61701039); 中央高校基本科研业务费专项资金资助项目 (No.2018RC23); 国家杰出青年科学基金资助项目 (No.61622102)

Foundation Items: Special Zone for National Defense Science and Technology Innovation (No.18-163-21-TS-001-018-01), The National Natural Science Foundation of China (No.61701039), Fundamental Research Funds for the Central Universities (No.2018RC23), The National Science Found for Outstanding Youth Scholars of China (No.61622102)

式，鉴于光纤弯曲的易操作性及其被检测的风险最小，重点讨论了在单模光纤中成功探测信号所需的弯曲损耗。文献[4]提出了一种基于信号延迟插入的光网络攻击方式，该方法能够在不改变链路光纤性能的同时，利用信号延迟在系统中引起较高的串扰，从而极大地降低系统性能，因此光网络已不再是曾经被认为的“绝对”安全，网络安全问题亟待解决。同时，由于光纤通信带宽宽、大容量的传输特性，若没有对光网络做好安全防护措施，短暂的网络攻击都会造成大量数据丢失或者被窃取^[5]。因此，必须调查分析光网络存在的安全隐患并进行相应的对策研究，针对光网络存在的安全问题，提前做好安全防护措施。

作为抵御网络攻击的第一道防线，防火墙根据预先配置的规则决定进出网络的信息能否通过，以保护网络免遭不受信任网络的攻击^[6]。作为一种比较成熟有效的抗网络攻击和入侵的安全防护措施，电子防火墙主要采取电子逻辑操作，利用电子与门、或门等组成集成电路进行信息识别，能够根据信号的多种属性来进行过滤^[7]。但是电子防火墙只能对电信号进行操作，若要在光网络中采用电子防火墙，需要进行复杂且高能耗的光 / 电 / 光的转换，不仅会带来较大的时延，还增加了系统的成本、规模和复杂度^[8]。随着通信速率的不断提高，仅仅依靠现在的电子防火墙难以抵御高速的光攻击信号，为光网络提供保护功能，因此只有研发新的光

子防火墙技术才能实现面向高速光信号的安全防护。光子防火墙主要利用全光模式匹配直接在光域进行光信号所承载信息的识别，甄别出隐藏的网络入侵和攻击，并依据已设定的安全策略选择相应的防御手段，实现光域的入侵检测和安全防护^[9]。基于光子防火墙处理速度快、效率高、容量大的优点，一台光子防火墙可以代替上万台传统电子防火墙，大幅度降低网络的复杂性和成本。综上所述，本文总结了目前光子防火墙中关键技术——快速模式匹配技术的研究现状，分析了其发展趋势，为后续对光子防火墙研究设计提供有益参考。

2 光子防火墙的基本原理

光子防火墙作为一种能够直接在光层中保护光网络的技术，通过全光模式匹配技术在光域中进行光信号所承载信息的识别和分析，甄别出入侵的恶意攻击，并依据预先配置的安全策略选择相应的防御手段，实现对光信号的安全检测。如图 1 所示，光子防火墙放置于边缘网络中，作为路由器前端的主要信息过滤手段，能够对进出网络的信号直接在光域中进行线速的安全监测^[10]。高速光信号进入光子防火墙后首先被分为 2 路，一路作为待检测的光信号用于信息的安全检测，另一路光信号进入延时模块以弥补模式匹配消耗的时间。待检测的光信号首先进入模式匹配模块，并按照预先设定的字段进行模式匹配，判断光信号中是否存在特定的信息字

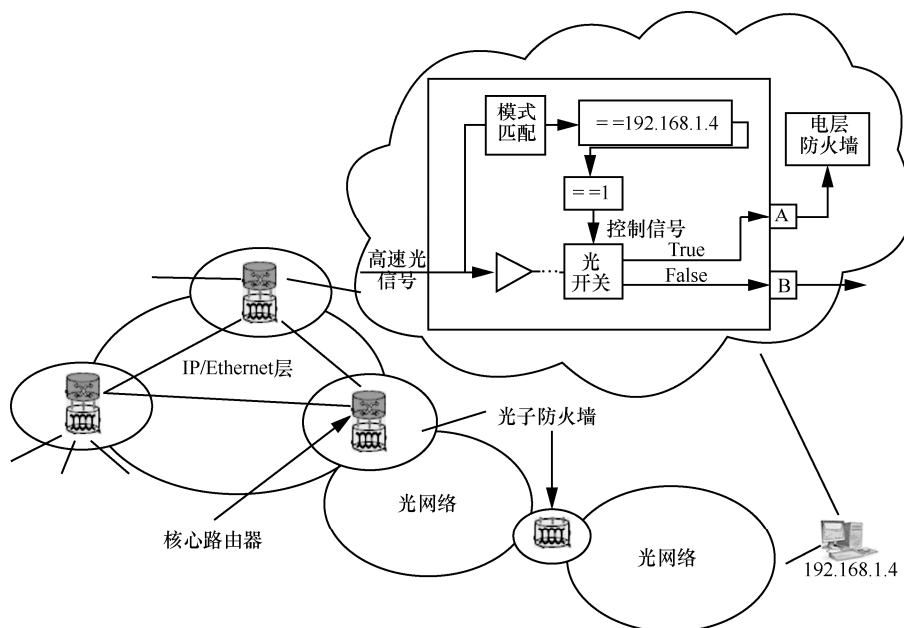


图 1 光子防火墙技术原理

段。若存在特定的信息字段，说明此时光信号承载的信息中包含入侵和攻击行为，并需要进行安全操作，此时可以在光域中进行安全操作，也可以交由电子防火墙进一步进行更精细的安全检测；若检测不到特定的信息字段，则说明此时光信号承载的信息是安全的，信号会进入路由器中并进行后续的传输。

欧盟首先开展了对光子防火墙的研究，并于 2006 年投资 200 万欧元资助了应用光监控的线速安全域 (WISDOM, wirespeed security domains using optical monitoring) 项目，研发可重构基于单芯片的光子防火墙技术。该项目主要进行了光子防火墙的开发和安全协议的研究，且验证了以 40 Gbit/s 线速提取和处理安全信息的可行性。

3 模式匹配技术的发展

模式匹配技术作为光子防火墙的关键技术，目前主要面向光分组交换网和光突发交换网，针对二进制序列，并通过相关运算和全光逻辑门 2 种技术实现，用以在光分组头中识别特定源/目的地址、端口号等信息，判断信号是否为恶意攻击信号。

3.1 基于相关运算的匹配技术

基于相关运算的匹配系统的主要原理如下：若待匹配的序列与目标序列匹配，相关器会在输出端产生一个最大的峰值，阈值探测器通过设定合理的阈值即允许该峰值脉冲输出并排除其他脉冲干扰，从而判断序列匹配；若两者不匹配，阈值探测器无输出信号^[11]。

为了更清楚地说明基于相关运算的匹配技术的原理，本文将简单介绍一种相关器的基础实现结构，即抽头延迟线 (TDL, tapped delay line)^[12]。在该结构中目标序列的位数决定了抽头数，目标序列的每位数据决定了抽头的加权值，并利用每条路径中光开关来实现权重的分配。当光开关打开时，权重为 0；当光开关闭合时，权重为 1。此外，在通过合路器前，每路信号会以从上至下递增比特时间 T 的形式延迟，第一路不延迟，第二路延迟 T ，以此类推。延迟的信号通过合路器后产生相关输出。

利用基于 TDL 的相关器匹配目标序列 “1101” 的系统如图 2(a)所示。输入的光信号序列分别为 3 个 4 bit 宽的字段 “1011” “1101” 和 “0101”，其中第二个字段与目标序列完全匹配。序列通过 1×4 分

路器后进入分别由权重为 1、1、0 和 1 加权的四路延迟线中，且每路信号的延迟时间从上至下分别为 0、 T 、 $2T$ 和 $3T$ ，四路信号的功率经过合路器相加产生相关输出。相关器内信号的延迟与相加过程如图 2(b)所示，其中，由于 2 个 4 bit 宽的字段的相关函数为 7 bit 宽并且峰值出现在第四时隙中，所以每隔 4 bit 对相关输出进行采样并输入阈值探测器中。相关器的输出强度分布如图 2(c)所示。由于目标序列的自相关峰值为 3，阈值探测器被设置为能够检测高于 2 的功率，且仅当在采样时间的相关器输出高于阈值时才会输出匹配信号。

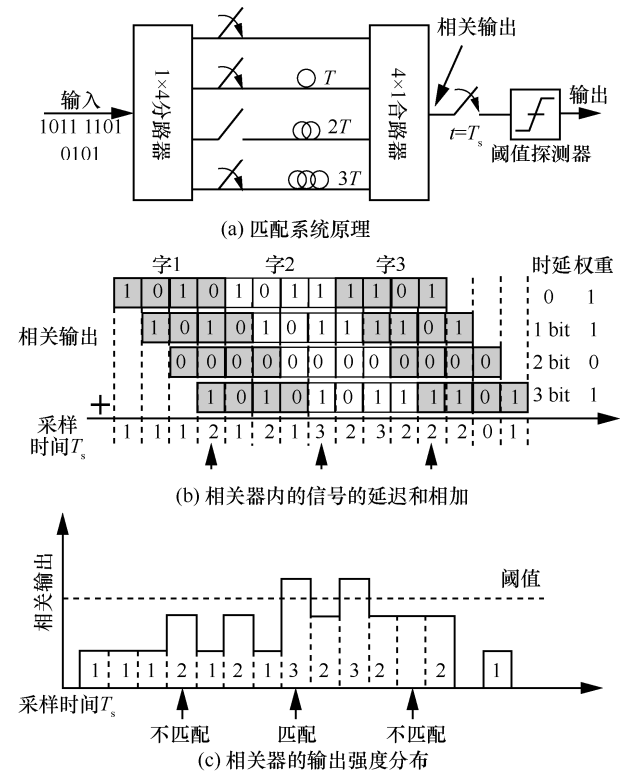


图 2 用于匹配序列 “1101” 的基于 TDL 的相关器的匹配系统

Chitgarha 等^[13]通过实验证明了 TDL 与相干检测结合能够在 20-Gbaud 的数据通道中成功地搜索 QPSK (quadrature phase shift keying) 信号的多种模式，并在匹配的模式处获得了相关峰值。该方法利用 2 个用于波长转换的非线性元件和一个波长相关延迟元件共同实现可调谐 TDL。首先使用非线性元件将输入信号多播到多个波长，然后差分地延迟这些副本并将这些副本一起多路复用到第二个非线性元件的单个输出波长中。但是该方法不能很好地适应抽头的数量，因此需要大量的离散泵浦激光器。

Ziyadi 等^[14]利用光频梳源和周期极化钽酸锂

(PPLN, periodically polarized lithium niobate) 实现了可调谐的光相关器, 成功地在 40 Gbit/s 的数据流中搜索了不同长度的模式。该方法利用了不同梳状线的相互相干性, 首先在光频梳源的不同频率上调制信号生成大量的相干抽头, 并通过波长相关的延迟器实现可调延迟。随后利用 PPLN 晶体的非线性混频复用 TDL 的信号。此时, 抽头数与阶段数成正比。该方法虽然只利用了一个非线性器件, 但是需处理的阶段数与抽头数成正比。

Willner 等^[15]则通过非线性混频和微谐振器克尔频率梳演示了可扩展和可重配置的 TDL, 实现了 20-Gbaud 的 QPSK 信号的匹配。该方法只需要 2 个阶段 (多播和多路复用) 就能够同时且独立地处理多个信号, 更大程度地增强了抽头数的可扩展性。

此外, 基于相关运算的匹配系统还能够利用布拉格光栅、自由空间全息光技术及平面光波导电路实现。Mokhtar 等^[16]演示了均匀布拉格光栅作为可重构相位编码器/解码器在模式匹配中的应用, 并在 16 芯片 20 Gchip/s 的四进制相移键控相干光码分多址实验中证明了其生成和识别各种相位码序列的可靠性。Widjaja 等^[17]提出了一种基于全息相关器的分组地址处理器, 其中光学编码地址以角度复用的频谱全息图形式存储, 并由全息相关器进行分组地址识别。Kang 等^[18]则利用了可重配置的基于二氧化硅的平面光波导电路光延迟线滤波器, 通过匹配滤波来生成指示模式匹配的自相关脉冲, 实现相移键控数据流的全光模式识别。此外, Saida 等^[19]也提出了一种基于平面光波导电路的光数模转换器, 并成功识别了 10 Gbit/s 的多种模式的 4 位光脉冲。

虽然基于相关运算的匹配结构具有较高的可重构性和扩展性, 但是需要额外的阈值检测器来判断匹配结果, 这增加了系统的复杂度, 且应用在高速系统时对器件的要求非常高, 因此难以在高速系统中实现。

3.2 基于全光逻辑门的匹配技术

基于全光逻辑门的匹配系统易于集成, 并能够工作在更高速率的系统中, 因此研究人员做了大量的研究工作。

3.2.1 基于全光逻辑门的匹配技术的发展过程

基于全光逻辑门来匹配二进制数据序列, 最简单的方式就是直接通过单个与门来实现^[20-21]。但是

对给定的二进制目标模式, 由于当目标序列某位为“0”时, 匹配序列中的对应位不论为何值, 输出都为“0”, 从而容易造成误判, 因此可匹配的序列被限制为一组固定的序列集, 即限制了能够匹配的序列范围。如图 3(a)所示, 如果目标序列为“1011”, 则比较序列为“0100”。如果输入的序列为“1001”, 与比较序列同时输入与门后也没有脉冲输出, 得到 2 路序列相匹配的结果, 但是实际上目标序列与输入序列并不匹配, 从而产生误判。而使用图 3(b)所示的异或门结构实现模式匹配能够有效地消除匹配范围的限制^[22-24], 仅当 2 路输入序列完全相同时, 才没有信号输出。但是由于异或门中的比较序列匹配范围外不包含脉冲, 输入序列中匹配范围外的脉冲都会输出而影响判断。考虑到前述问题, 在检测最终匹配结果前, 需要级联一个额外的与门来选定需要匹配的范围, 以防止范围外的信号干扰, 如图 3(c)所示。

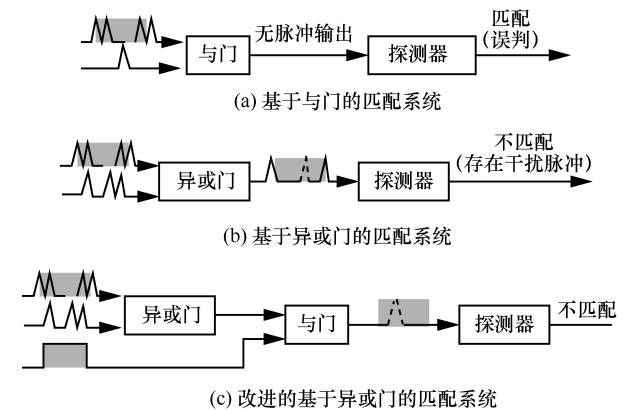


图 3 二进制序列匹配系统

然而, 上述方案都只能在数据序列中判断等长的目标模式是否相匹配。Ramos 等^[25]提出了一种基于级联的全光异或门的并行匹配方案, 实现了 10 Gbit/s 及以上目标模式的匹配。其中, 全光异或门均由马赫曾德尔干涉仪 (SOA-MZI, semiconductor optical amplifier-based mach-Zehnder interferometer) 实现, 且其数量取决于目标模式的长度。此时, 可匹配的目标模式的长度取决于放大器自发辐射 (ASE, amplifier spontaneous emission) 噪声的大小及所需性能优劣, 并且仅当数据中包含目标模式时才会有脉冲输出。

文献[26-29]基于前述问题, 提出了一种利用同或门、与门和再生器搭建的匹配系统, 其中的每个模块均由 SOA-MZI 结构实现, 如图 4 所示。该系

统通过多次的循环匹配，能够在任意位数的数据序列中匹配任意位数的目标序列，且输出结果不仅可以判断目标序列是否存在，同时可以定位目标序列在数据序列出现的位置。由于逻辑门的数目不随着目标序列位数的变化而变化，所以该系统易于集成、结构简单且识别性能稳定准确。

若要在 M 位的数据序列中匹配 N 位的目标序列，首先令数据序列以固定周期 M 循环 N 次，将目标序列的每一位重复 M 次并依次和数据序列进行同或操作。即第一轮将目标序列的第一位重复 M 次和数据序列的每一位同或，第二轮将目标序列的第二位重复 M 次和数据序列的每一位同或，以此类推。通过同或门能够依次判断目标序列的每一位在数据序列的位置，然后将同或结果输入与门中，与门的另一个输入在第一轮匹配时为 M 位长的连续光，用于打开与门；在之后的匹配中为前一次同或输出延迟 $M+1$ 位的结果，即在第 j 轮循环时，同或门会找到目标序列中第 j 位数据在数据序列中的位置，与门会综合第 $j-1$ 轮和该轮的同或结果判断目标序列前 j 位数据在数据序列中的位置。通过最后与门有无脉冲输出可以判断数据序列中是否包含目标序列，且脉冲出现的位置就是数据序列中目标序列最后一位出现的位置。

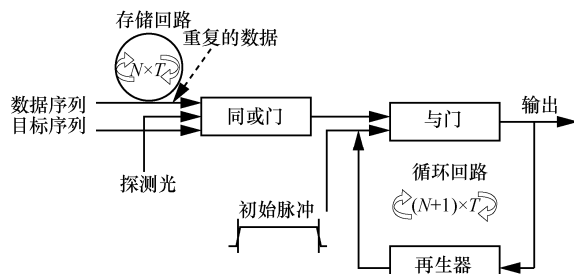


图4 任意位数二进制序列匹配系统

Kakarla 等^[30]考虑文献[26]中 SOA-MZI 配置过程较为复杂，仅利用了 2 个 SOA 就实现了图 4 所示的系统结构，并成功匹配了 4 位的 BPSK 信号。其中同或门利用 3 dB 耦合器实现，2 路 BPSK 信号输入 3 dB 耦合器后会输出 OOK (on-off keying) 信号。若数据序列与目标模式不匹配，则同或门的输出为“0”。而与门及再生器的波长转换功能则通过半导体光放大器 (SOA, semiconductor optical amplifier) 的 FWM (FWM, four wave mixing) 效应实现。在该方案中，同或门、与门和波长转换操作均与输入数据速率无关，通过适当地修改同或门，能

够处理更高阶调制格式的数据。

此外，Degenais 等^[31]提出了一种基于全光与门及 1×2 光开关树的匹配系统，能够在传输速率为 10 Gbit/s 的 8 位数据中识别任意的 3 位目标模式。其中全光与门通过 Sagnac 门实现，光开关由反射半导体光放大器制成。在该系统中，由于待匹配数据的长度为 8，因此树的高度为 3，其中数据的每一位对应了树结构中的某个节点。通过全光与门读取对应位的数据，并控制树结构中相应层次的所有开关的配置即可完成匹配。

3.2.2 全光逻辑门的实现方式

目前，全光逻辑门可以通过多种光器件实现，包括硅波导、周期性极化铌酸锂和 SOA 等。

Mukherjee 等^[32]将 2 路不同功率与波长的光信号注入到硅线波导中，光信号在其中经历光子吸收从而产生交叉相位调制 (XPM, cross phase modulation) 效应。通过调整 2 路光信号的功率，就能够得到不同的逻辑输出。文献[33-34]提出的基于 PPLN 的逻辑门主要利用了其准相位匹配条件下的和频产生效应。当输入信号相同时，在和频波的产生期间信号将耗尽，此时最终输出为零；而当其中任何一个数据信号功率很高时，则只有一个数据将被耗尽，另一个数据将存在于输出中。其中，文献[33]通过适当地调整输入信号功率并选择波导长度实现了或逻辑和异或逻辑，最终得到了 40 Gbit/s 的可切换的或门/异或门，文献[34]则实现了 640 Gbit/s 的与门。

研究最为广泛的是 SOA。作为非线性器件，SOA 具有体积小、功耗低、较高的非线性系数，有包括 XPM、交叉增益调制 (XGM, cross gain modulation)、交叉极化调制 (CPM, cross polarization modulation)、FWM 等多种非线性效应且易于集成等优点，因此有较好的发展前景^[35]。迄今为止，已提出了多种利用 SOA 实现全光逻辑门的方案，大致可分为两类。第一类是利用 SOA 自身的非线性效应，如 Ismail 等^[36]基于 SOA 中的 XPM 效应，实现了非门、与门、或门及或非门，克服了现有方案中存在放大自发辐射的问题。此类方案虽然仅利用了一个 SOA，结构简单，但是 SOA 较长的载流子恢复时间将导致输出脉冲的展宽，从而限制系统的工作速率^[37]。第二类方案能够在一定程度上克服载流子恢复速率的限制，即基于 SOA 的干涉仪结构，如 Sagnac 干涉仪、超快非线性干涉仪、基于 SOA-MZI 等。

文献[38-39]考虑了 SOA 的小信号增益、线宽增强因子等特性及 Sagnac 环路的不对称性,利用基于 SOA 的 Sagnac 干涉仪实现了 XOR 逻辑门。而 Chattopadhyay 等^[40]通过该结构实现了三态(与、或、非)逻辑门,并分析了插入损耗、对比度、消光比、误码率、信噪比等参数。

文献[41-43]均论证了基于 SOA 的超快非线性干涉仪(UNI, ultrafast nonlinear interferometer)结构实现异或门的可行性。其中 SOA 具有 3 路输入信号,一路为正交极化的时钟脉冲,另 2 路是具有更高功率的数据信号。通过利用信号的正交偏振分量之间的相对位移,当数据都存在或者都不存在时,信号之间的相对位移使其发生相消干涉;若仅存在一个数据,通过调整信号的相位变化在输出端引入相长干涉,能够实现异或门。

这些结构都能够使 SOA 在更高速率下工作,特别是 SOA-MZI 结构,由于具有低功耗、高稳定性、结构紧凑等优势,获得了最广泛的关注^[44]。文献[45-47]利用 SOA 的 XPM 效应,提出了基于 SOA-MZI 结构的全光逻辑门。通过将功率较大的泵浦光和探测光经过耦合器输入至干涉仪上下臂的 SOA 中,探测光的相位会根据泵浦光功率的改变而改变,在输出端经过干涉后将相位变化转换为幅度变化,从而实现各种逻辑,如图 5 所示。其中,图 5(a)展示了基于 SOA-MZI 的异或门。将要匹配的 2 路序列分别记为波长为 λ_1 的泵浦光序列 P 和波长为 λ_2 的泵浦光序列 S 。光序列 P 先输入至干涉仪的端口 1,并在时间差 τ 后输入至端口 2,如虚线所示。与此同时,光序列 S 输入至端口 2,并在时间差 τ 之后输入端口 1,如实线所示。同时波长为 λ_3 的连续波(CW, continuous wave)输入至端口 3 作为探测光,且输出端的带通滤波器的中心波长也为 λ_3 。当光序列 P 和光序列 S 不同时,如 P 为“1”而 S 为“0”时,上臂中的 SOA 先发生相位变化从而打开了开关窗口,在 τ 之后,下臂中的 SOA 也产生了相位变化,相位差恢复为 0,因此开关窗口关闭。这导致在波长 λ_3 处产生了脉冲,因此 SOA-MZI 的输出为“1”。而当序列 P 和序列 S 相同时(即两者均为“1”或均为“0”),上下两臂 SOA 的相位变化相同,因此 SOA-MZI 的输出为“0”。综上所述,基于 SOA-MZI 结构的全光异或门能够实现异或逻辑。

图 5(b)展示了基于 SOA-MZI 的全光与门的原理图。光序列 P 作为泵浦光先输入至端口 1,并在

时间差 τ 后输入至端口 2,如虚线所示。而在光序列 P 输入到端口 1 的同时,光序列 S 作为探测光输入至端口 3,如实线所示。当光序列 P 为“0”时,无论光序列 S 为“0”还是“1”,上下两臂的相位变化都一致,因此输出均为“0”。而当光序列 P 和光序列 S 均为“1”时,上臂中的 SOA 由于光序列 P 的输入产生了相位变化,打开了开关窗口,在 τ 之后光序列 P 输入到下臂中的 SOA,相位差恢复为 0,因此开关窗口关闭。这导致在波长 λ_3 处产生了脉冲,此时 SOA-MZI 的输出为“1”。综上所述,该方案能够实现与逻辑。

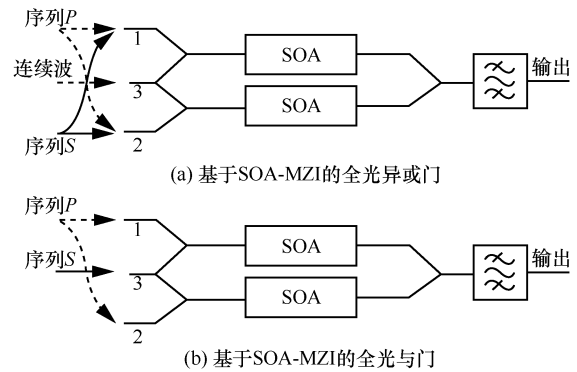


图 5 基于 SOA-MZI 的全光逻辑门

4 模式匹配技术发展趋势

目前,针对光子防火墙的研究仅仅是面向光突发交换网络或者光分组交换网络,并对其中的光分组进行模式匹配和安全操作。然而骨干网、城域网、校园网等中已部署的光网络主要采用基于电路交换的传输模式,包括同步数字体系(SDH, synchronous digital hierarchy)、光传送网(OTN, optical transport network)等,其中传输的都是连续光信号。图 4 所示的序列匹配系统虽然结构较为简单,但是其匹配时间会随着数据序列和目标序列位数的增加而增加。若对连续光信号的匹配也采用该匹配系统,匹配效率会非常低。为了能够更高效快速实现面向连续光信号的匹配,考虑到当前匹配系统的不足,主要通过以下两方面对当前的模式匹配技术进行改进:一方面,通过改进匹配系统的结构来实现更快的匹配操作;另一方面,利用具有更快响应速率的器件来搭建匹配系统。

4.1 快速二进制序列切割匹配系统

考虑到通常要匹配的目标序列不会存在于数据序列的起始位置,在利用现有的匹配系统对连续

光信号进行序列匹配时，随着循环的推进，数据序列中目标序列的存在位置会越来越明确，因此通过删减已能判定不包含目标序列信息的数据序列的前若干位，能够有效地提高匹配效率。

图 6 展示了一种二进制序列快速匹配系统，该系统可以分为 7 个模块，分别为控制器模块、探测模块、可控切割模块、本地目标序列产生模块、同或门模块、与门模块、再生器模块。探测模块会探测输出序列中第一个脉冲出现的位置 n 及当前循环轮次 j ，并将探测结果输入到控制器中。控制器根据当前输出序列中第一个脉冲出现的位置 n 、当前循环轮次 j 及当前输出序列的长度 k_j 计算下一轮序列的长度 $k_{j+1}=k_j-n+j$ ，即计算数据序列中已能判定不包含目标序列信息的前若干位的长度。控制器随后会发送配置命令到可控切割模块与本地目标序列产生模块中，从而令本地切割模块对循环回路中的上一轮与门输出序列和存储回路中数据序列进行切割，并令本地目标序列产生模块产生对应长度的目标序列。

利用二进制序列快速匹配系统，虽然同样需要将数据序列循环 N 次，但是每次循环都会进行序列的切割、同或、相与、探测等一系列操作。随着轮次 j 的增加，数据序列中目标序列位置的逐渐明确，系统会对光数据序列进行裁剪，使数据序列长度随之减小，从而总体的匹配时间也会随之减小，进而提高匹配的 efficiency。

4.2 基于高非线性光纤的模式匹配

基于 SOA 的全光逻辑门虽然具有易于集成和效率高的优点，但是受到 SOA 的较长增益恢复时间的限制，会导致输出脉冲的展宽，从而限制了系统的处理速度。虽然利用各种干涉仪结构能够在一定

程度上克服 SOA 恢复时间的限制，但增大了系统的成本和复杂度。而随着光纤生产技术的不断进步，高非线性光纤 (HNLF, high nonlinear fiber) 以其快速的响应速度和极高的非线性系数成为实现全光逻辑门的有效器材^[48-49]。HNLF 一般采用特殊的纤芯结构或者用其他材料替代二氧化硅来获得较高的非线性。与 SOA 一样，HNLF 中也存在着 XPM、XGM、FWM 等多种非线性效应。但是相对于 SOA，利用 HNLF 实现全光逻辑门具有以下几个优势^[50-51]。

- 1) HNLF 的非线性效应响应时间很短，通常只有几十飞秒，能够实现速率大于 1 Tbit/s 的光信号处理。
- 2) 基于光纤的器件很容易和传输链路耦合，降低耦合损耗。
- 3) HNLF 是无源器件，不会在信号处理时引入附加噪声。

基于 HNLF 的全光逻辑门可通过 HNLF 中的多种非线性效应实现，包括 FWM、XPM、非线性偏振旋转 (NPR, nonlinear polarization rotation) 等。

举例来说，文献[52-53]利用 FWM 效应实现了全光逻辑门。当输入至 HNLF 中的 2 路光信号满足相位匹配条件时，由于 FWM 效应，会产生新的闲频光，再为滤波器设置合适的中心波长，即可实现不同的逻辑。其中，Wang 等^[52]通过实验展示了能够处理 40 Gbit/s 的非归零差分相移键控 (NRZ-DPSK, non-return-to-zero differential phase-shift keying) 信号的异或门。而 Li 等^[53]提出并验证了能够处理非归零偏振位移键控 (NRZ-PolSK, non-return-to-zero polarization shifted keying) 信号的可重构逻辑门，包括了异或门、同或门等。

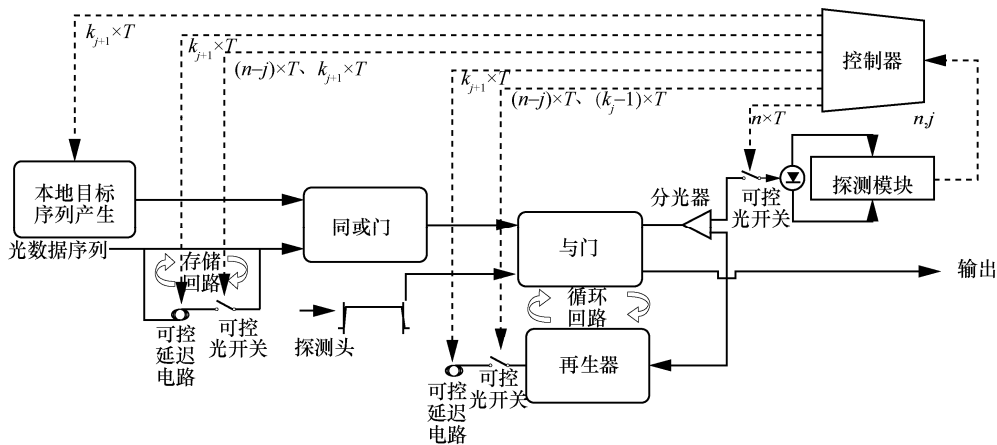


图 6 二进制序列快速匹配系统

Velanas 等^[54]利用 XPM 效应导致的探测光频谱展宽, 实现了 160 Gbit/s 速率下的 6 种逻辑门, 包括异或门、或门、与门、非门、或非门、与非门等。当 2 路输入光包含了不同的数据组合时, 探测光的频谱宽度将受到不同程度的影响, 再通过配置滤波器的中心波长即可实现不同的逻辑。同时, 还可利用 XPM 效应导致的探测光的相位变化来实现全光逻辑门。当 2 路输入光包含了不同的数据组合时, 数据信号将对探测信号产生不同程度的影响, 再利用干涉结构将相位的变化转换为幅度的变化, 即可实现不同的逻辑。如王文睿等^[55]通过利用非线性光纤环路 (NOLM, non-linear optical loop mirror) 中不同方向传输的光信号的相移差, 实现了可重构的光逻辑门。

文献[56-57]则主要通过 HNLf 中 NPR 效应的全光逻辑实现结构, 利用单个 HNLf 实现了多种全光逻辑门, 且没有码型效应, 具有结构简单、灵活方便的优势。如图 7 所示, 首先将 2 路波长分别为 λ_A 和 λ_B 的 NRZ 光数据信号 A 和 B 与一路波长为 λ_C 的 CW 一起注入 HNLf 中。由于输入光信号的功率变化, 将在 HNLf 中引起非线性双折射的 2 个偏振分量之间的非线性相对相移, 因此合成的偏振态会随着信号的传播而旋转。再通过光带通滤波器选择特定波长, 并利用选定透振方向的检偏器选择特定偏振态输出, 即可实现不同的逻辑。

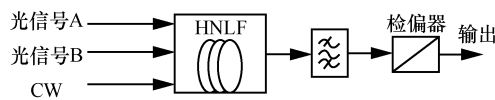


图 7 基于 HNLf 的 NPR 效应的全光逻辑门

假设 2 路光数据信号是夹角为 45° 的线偏振光, 且光信号 A 与 x 轴平行, 如图 8(a)所示。此时光信号 A 将对光信号 B 在 x 轴方向产生非线性相对相移, 且当相对相移为 π 时, 光信号 B 由于 NPR 效应会旋转为线偏振光输出, 如图 8(b)所示; 当相

对相移为 $\frac{4\pi}{3}$ 或 $\frac{2\pi}{3}$ 时, 光信号 B 由于 NPR 效应会旋转为椭圆偏振光输出, 如图 8(c)所示。

表 1 总结了不同逻辑实现对应的带通滤波器中心波长、非线性相对相移和光逻辑门的相对偏振。通过调节输入信号光的功率和偏振以及检偏器的透振方向, 就能够实现不同逻辑的全光逻辑门。将光信号 A 和光信号 B 同时输入 HNLf 时, 若配置滤波器的中心波长为 λ_B , 通过调整检偏器的透振方向能够分别得到 AB 和 $\bar{A}B$; 若配置滤波器的中心波长为 λ_A , 通过调整检偏器的透振方向能够分别得到 $A\bar{B}$ 和 $A\bar{B}$ 。在将光信号 A (或光信号 B) 和 CW 同时输入 HNLf 时, 配置滤波器的中心波长为 λ_C , 通过调整检偏器的透振方向能够分别得到 A (或 B) 和 \bar{A} (或 \bar{B})。在将光信号 A、光信号 B 和 CW 同时输入 HNLf 时, 配置滤波器的中心波长为 λ_C , 通过调整检偏器的透振方向能够分别得到 $A \otimes B$ 和 $A \oplus B$ 。

表 1 基于 NPR 效应的全光逻辑门中不同逻辑的实现

逻辑	真值表	中心波长	非线性相移	相对偏振
A	0 0 1 1	—	—	—
B	0 1 0 1	—	—	—
AB	0 0 0 1	$\lambda_A(\lambda_B)$	π	$\frac{\pi}{4}$
$\bar{A}B$	0 1 0 0	λ_B	π	$\frac{3\pi}{4}$
$A\bar{B}$	0 0 1 0	λ_A	π	$\frac{3\pi}{4}$
\bar{A}	1 1 0 0	λ_C	π	$\frac{3\pi}{4}$
\bar{B}	1 0 1 0	λ_C	π	$\frac{3\pi}{4}$
$A \otimes B$	1 0 0 1	λ_C	π	$\frac{3\pi}{4}$
$A \oplus B$	0 1 1 0	λ_C	π	$\frac{\pi}{4}$
$A+B$	0 1 1 1	λ_C	$\frac{\pi}{2}$	$\frac{3\pi}{4}$

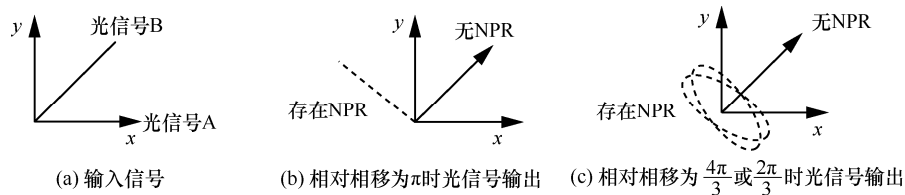


图 8 HNLf 中的 NPR 效应

考虑到当前二进制匹配系统中采用受增益恢复速度限制的 SOA 时较低的匹配效率, 可以通过采用前文所述的基于 HNLF 中 NPR 效应的全光逻辑同或门及与门来代替传统的基于 SOA-MZI 的同或门及与门, 匹配系统如图 9 所示。通过利用具备快速的响应速率、低功耗和高非线性系数等优势 HNLF, 能够搭建更快速的全光二进制序列匹配系统。

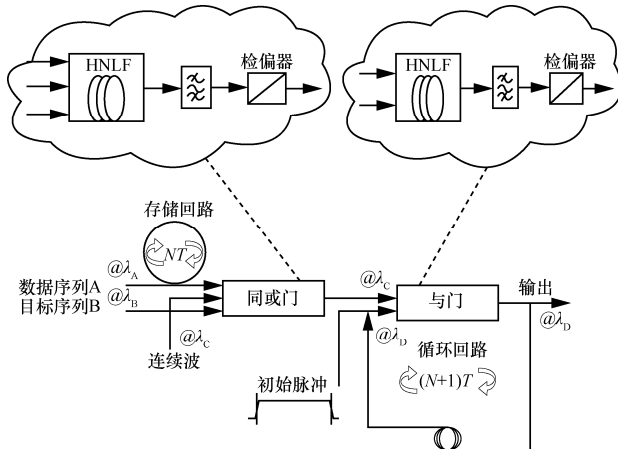


图9 基于 HNLF 的二进制序列匹配系统

5 结束语

随着技术的不断成熟, 新型攻击手段及设备的不断涌现, 网络安全问题已然成为当前的焦点问题。而光子防火墙通过利用全光模式匹配技术, 能够在光域中直接对各种入侵信号进行检测和过滤, 有效地解决了现有电子防火墙的低效和高能耗的问题, 保障了网络中信息的安全。为了能够给后续的研究人员提供有益参考, 本文通过对现有的全光模式匹配技术进行总结, 综述了全光模式匹配系统的实现方式。目前, 匹配系统主要通过相关运算和全光逻辑门 2 种技术实现, 其中, 一种基于全光逻辑门的匹配系统仅利用 3 个基于 SOA-MZI 的逻辑门就能够识别和定位任意位数的目标模式。但是考虑到 SOA 的模式效应, 及目标模式较长引发的匹配效率问题, 未来可以通过选择具有更高响应速率的器件或者利用更高效的匹配系统架构来实现更高的匹配效率, 并根据实际需求进行选择。如利用 HNLF 替代 SOA 来提高光分组交换网络中的匹配效率, 或在现有系统中增加序列切割模块来高效处理电路交换网络中的连续光信号。此外, 随着人工智能的大热以及对

其研究的不断深入, 将人工智能融入全光匹配系统必定也是未来的一大研究热点。

参考文献:

- [1] 顾婉仪. 光纤通信: 第 2 版[M]. 北京: 人民邮电出版社, 2011.
GU W Y. Optical fiber communications[M]. 2nd ed. Beijing: Posts & Telecom Press, 2011.
- [2] KRISHNAN S, BORUDE A. Security issues in all-optical networks[C]//2011 Annual SRII Global Conference. IEEE, 2011:790-794.
- [3] SHANEMAN K, GRAY S. Optical network security: technical analysis of fiber tapping mechanisms and methods for detection & prevention[C]//Military Communications Conference (MILCOM). IEEE, 2004(2): 711-716.
- [4] 潘青, 解东宏, 程晓江, 等. 一种基于信号延迟的光网络攻击方式[J]. 电子设计工程, 2012, 20(4): 125-129.
PAN Q, XIE D H, CHENG X J, et al. An optical network attack approach based on signal delay[J]. Electronic Design Engineering, 2012, 20(4):125-129.
- [5] 罗青松, 阳华, 刘志强, 等. 光网络安全现状及关键技术研究[J]. 中国电子科学研究院学报, 2013, 8(4):338-343.
LUO Q S, YANG H, LIU Z Q, et al. Security status and key technologies study of optical network[J]. Journal of CAEIT, 2013, 8(4): 338-343.
- [6] COBB S. Establishing firewall policy[C]//Southcon/96 Conference Record. IEEE, 1996:198-205.
- [7] KRIT S, HAIMOUD E. Overview of firewalls: types and policies: managing windows embedded firewall programmatically[C]//2017 International Conference on Engineering & MIS. IEEE, 2017:1-7.
- [8] WU C, YANG X L, WENG Q W, et al. Simulation on high-speed all-optical pattern recognition using SOA-MZIs[C]//17th Opto-Electronics and Communications Conference. IEEE, 2012:821-822.
- [9] SLITI M, HAMDY M, BOUDRIGA N. A novel optical firewall architecture for burst switched networks[C]//12th International Conference on Transparent Optical Networks. IEEE, 2010:1-5.
- [10] WEBB R P, DAILEY J M, MANNING R J, et al. All-optical header processing in a 42.6 Gb/s optoelectronic firewall[J]. IEEE Journal of Selected Topics in Quantum Electronics, 2012, 18(2): 757-764.
- [11] KITAYAMA K, WADA N, SOTOBAYASHI H. Architectural considerations for photonic IP router based upon optical code correlation[J]. Journal of Lightwave Technology, 2000, 18(12): 1834-844.
- [12] HAUER M C, MCGEEHAN J E, KUMAR S. Optically assisted Internet routing using arrays of novel dynamically reconfigurable FBG-based correlators[J]. Journal of Lightwave Technology, 2003, 21(1): 2765-2778.
- [13] CHITGARHA M R, KHALEGHI S, YILMAZ O F, et al. Coherent correlator and equalizer using a reconfigurable all-optical tapped delay line[J]. Optics Letters, 2013, 38(13):2271-2273.
- [14] ZIYADI M, CHITGARHA M R, KHALEGHI S, et al. Tunable optical correlator using an optical frequency comb and a nonlinear multiplexer[J]. Optics Express, 2014, 22(1):1-6.
- [15] WILLNER A N, LIAO P C, ZOU K H, et al. Scalable and reconfigurable optical tapped-delay-line for multichannel equalization and correlation using nonlinear wave mixing and a Kerr frequency comb[J]. Optics Letters, 2018, 43(22):5563-5566.
- [16] MOKHTAR M R, IBSEN M, TEH P C, et al. Reconfigurable multi-

- level phase-shift keying encoder-decoder for all-optical networks[J]. *IEEE Photonics Technology Letters*, 2003, 15(3):431-433.
- [17] WIDJAJA J, WADA N, ISHII Y, et al. Photonic packet address processor using holographic correlator[J]. *Electronics Letters*, 2001, 37(11):703-704.
- [18] KANG I, RASRAS M, DINU M, et al. All-optical byte recognition for 40 Gbit/s phase-shift-keyed transmission using a planar-lightwave-circuit passive correlator[J]. *IEEE Photonics Technology Letters*, 2008, 20(12):1024-1026.
- [19] SAIDA T, OKAMOTO K, UCHIYAMA K, et al. Integrated optical digital-to-analogue converter and its application to pulse pattern recognition[J]. *Electronics Letters*, 2001, 37(20):1237-1238.
- [20] COTTER D, COTTER S C. Algorithm for binary word recognition suited to ultrafast nonlinear optics[J]. *Electronics Letters*, 1993, 29(11):945-947.
- [21] COTTER D, LUCEK J K, SHABEER M, et al. Self-routing of 100 Gbit/s packets using 6 bit 'keyword' address recognition[J]. *Electronics Letters*, 1995, 31(25):2201-2202.
- [22] HALL K L, RAUSCHENBACH K A. All-optical bit pattern generation and matching[J]. *Electronics Letters*, 1996, 32(13):1214-1215.
- [23] HAMILTON S A, ROBINSON B S. 40-Gb/s all-optical packet synchronization and address comparison for OTDM networks[J]. *IEEE Photonics Technology Letters*, 2002, 14(2):209-211.
- [24] CHEN H, ZHU G, WANG Q, et al. All-optical logic XOR using differential scheme and Mach-Zehnder interferometer[J]. *Electronics Letters*, 2002, 38(21):1271-1273.
- [25] RAMOS F, KEHAYAS E, MARTINEZ J M, et al. IST-LASAGNE: towards all-optical label swapping employing optical logic gates and optical flip-flops[J]. *Journal of Lightwave Technology*, 2005, 23(10):2993-3011.
- [26] WEBB R P, YANG X L, MANNING R J, et al. All-optical binary pattern recognition at 42 Gb/s[J]. *Journal of Lightwave Technology*, 2009, 27(13):2240-2245.
- [27] YANG X L, WEBB R P, MANNING R J, et al. Application of semiconductor optical amplifier logic gates in high-speed all-optical pattern recognition[C]//10th Anniversary International Conference on Transparent Optical Networks. *IEEE*, 2008:148-151.
- [28] YANG X L, WEBB R P, MANNING R J, et al. Demonstration of all-optical pattern recognition at 42Gbit/s[C]//European Conference on Optical Communication. *IEEE*, 2008:1-4.
- [29] WEBB R P, YANG X L, MANNING R J, et al. 42Gbit/s all-optical pattern recognition system[C]//2008 Conference on Optical Fiber Communication/national Fiber Optic Engineers Conference. *IEEE*, 2008:1-3.
- [30] KAKARLA R, VENKITESH D. Demonstration of optical header recognition for BPSK data using novel design of logic gates[J]. *Optics Communications*, 2016(363): 117-122.
- [31] DAGENAIS M, SAINI S, TOUDEH-FALLAH F, et al. All-optical header recognition using a semiconductor optical amplifier switch matrix[C]//2007 Photonics in Switching. *IEEE*, 2007:65-66.
- [32] MUKHERJEE K, KUMBHAKAR D. Simulation of two photon absorption in silicon wire waveguide for implementation of all optical logic gates[J]. *Optical and Quantum Electronics*, 2012, 123(6):489-493.
- [33] WANG J, SUN J, SUN Q. Proposal for all-optical switchable OR/XOR logic gates using sum-frequency generation[J]. *IEEE Photonics Technology Letters*, 2007, 19(8):541-543.
- [34] BOGONI A, WU X, BAKHTIARI Z, et al. 640 Gbits/s photonic logic gates[J]. *Optics Letters*, 2010, 35(23):3955-3957.
- [35] 吴岑. 基于半导体光放大器的全光高速二进制数据序列的识别[D]. 上海: 上海交通大学, 2013.
- WU C. High-speed all-optical binary data pattern recognition based on semiconductor optical amplifier[D]. Shanghai: Shanghai Jiao Tong University, 2013.
- [36] SHEHATA M I, MOHAMMED N A. Design and optimization of novel two inputs optical logic gates (NOT, AND, OR and NOR) based on single commercial TW-SOA operating at 40Gbit/s[J]. *Optical and Quantum Electronics*, 2016, 48(6):1-16.
- [37] FJEIDE T, WOLFSON D, KLOCH A, et al. Demonstration of 20 Gbit/s all-optical logic XOR in integrated SOA based interferometric wavelength converter[J]. *Electronics Letters*, 2000, 36(22):1863-1864.
- [38] HOUBAVLIS T, ZOIROS K, VLACHOS K, et al. All-optical XOR in a semiconductor optical amplifier-assisted fiber Sagnac gate[J]. *IEEE Photonics Technology Letters*, 1999, 11(3):334-336.
- [39] ZORIOS K E, PAPADOPOULOS G, HOUBAVLIS T, et al. Theoretical analysis and performance investigation of ultrafast all-optical boolean XOR gate with semiconductor optical amplifier-assisted Sagnac interferometer[J]. *Optics Communications*, 2006, 258(2): 114-134.
- [40] CHATTOPADHYAY T, ROY J N. Semiconductor optical amplifier (SOA)-assisted Sagnac switch for designing of all-optical tri-state logic gates[J]. *Optik - International Journal for Light and Electron Optics*, 2011, 122(12):1073-1078.
- [41] BINTJAS C, KALYVAS M, THEOPHILOPOULOS G, et al. 20 Gb/s all-optical XOR with UNI gate[J]. *IEEE Photonics Technology Letters*, 2000, 12(7):834-836.
- [42] SIARKOS T, ZOIROS K E, NASTOU D. On the feasibility of full pattern-operated all-optical XOR gate with single semiconductor optical amplifier-based ultrafast nonlinear interferometer[J]. *Optics Communications*, 2009, 282(14):2729-2740.
- [43] ZORIOS K E, SIARKOS T. Design rules for full pattern-operated all-optical XOR gate with single semiconductor optical amplifier-based ultrafast nonlinear interferometer[C]//2010 7th International Symposium on Communication Systems, Networks & Digital Signal Processing. *IEEE*, 2010:631-635.
- [44] WANG Q, ZHU G, CHEN H, et al. Study of all-optical XOR using Mach-Zehnder Interferometer and differential scheme[J]. *IEEE Journal of Quantum Electronics*, 2004, 40(6):703-710.
- [45] EL-SAEED E M, EL-AZIZ A A, FAYED H A, et al. Optical logic gates based on semiconductor optical amplifier Mach-Zehnder interferometer: design and simulation[J]. *Optical Engineering*, 2016, 55(2):1-12.
- [46] JAHROMI H D, BINAIE A, ZARIFKAR A, et al. A new structure for all-optical three-input XOR logic gate based on semiconductor optical amplifier Mach-Zehnder interferometer[J]. *International Journal of Modern Physics B*, 2014, 28(7):1-11.
- [47] KIM J Y, KANG J M, KIM T Y, et al. All-optical multiple logic gates with XOR, NOR, OR, and NAND functions using parallel SOA-MZI structures: theory and experiment[J]. *Journal of Lightwave Technology*, 2006, 24(9):3392-3399.
- [48] WANG W R, YU J L, HAN B C, et al. Experimental research on 10 Gbit/s

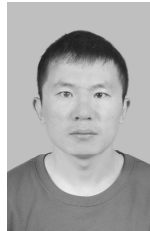
all-optical logic gates with return-to-zero data in high nonlinear fiber[C]/2011 Asia Communications and Photonics Conference and Exhibition. IEEE, 2011:1-6.

- [49] OKUNO T, NAKANISHI T, HIRANO M, et al. Practical considerations for the application of highly nonlinear fibers[C]/2007 Conference on Optical Fiber Communication. IEEE, 2007:1-3.
- [50] AGRAWAL G P. Nonlinear fiber optics fifth edition[M]. 5th ed. Pittsburgh: Academic Press, 2013.
- [51] TAKAHASHI M, SUGIZAKI R, HIROISHI J, et al. Low-loss and low-dispersion-slope highly nonlinear fibers[J]. Journal of Lightwave Technology, 2005, 23(11):3615-3624.
- [52] WANG J, SUN Q, SUN J, et al. Experimental demonstration on 40 Gbit/s all-optical multicasting logic XOR gate for NRZ-DPSK signals using four-wave mixing in highly nonlinear fiber[J]. Optics Communications, 2009, 282(13):2615-2619.
- [53] LI L, WU J, QIU J F, et al. Reconfigurable and simultaneous implementation of all-optical logic gate using four-wave mixing (FWM) in HNLF for NRZ-PolSK signal[C]/36th European Conference and Exhibition on Optical Communication. IEEE, 2010:1-3.
- [54] VELANAS P, BOGRIS A, SYVRIDIS D. Operation properties of a reconfigurable photonic logic gate based on cross phase modulation in highly nonlinear fibers[J]. Optical Fiber Technology, 2009, 15(1): 65-73.
- [55] 王文睿, 于晋龙, 罗俊, 等. 基于非线性光纤环镜的 40Gb/s 可重构光逻辑门[J]. 光学学报, 2012, 32(5):45-50.
- WANG W R, YU J L, LUO J, et al. 40Gb/s Reconfiguration all-optical logic gate based on nonlinear optical loop mirror[J]. Journal of Optics, 2012, 32(5):45-50.
- [56] WANG W R, YU J L, HAN B C, et al. Experimental research on 10 Gbit/s all-optical logic gates with return-to-zero data in high nonlinear fiber[C]/2011 Asia Communications and Photonics Conference and Exhibition. IEEE, 2011:1-6.
- [57] 王文睿, 于晋龙, 韩丙辰, 等. 基于高非线性光纤中非线性偏振旋转效应的全光逻辑门研究[J]. 物理学报, 2012, 61(8):268-276.
- WANG W R, YU J L, HAN B C, et al. Research on all-optical logic gate based on nonlinear polarization rotation effect in highly nonlinear fiber[J]. Journal of Physics, 2012, 61(8): 268-276.

[作者简介]



黄善国(1978-)，男，山东淄博人，博士，北京邮电大学教授、博士生导师，主要研究方向为多维光交换与光网络理论与技术，包括智能光交换与数据光网络、光网络规划与优化技术、高频光载无线系统等。



李新(1986-)，男，山东枣庄人，博士，北京邮电大学讲师、硕士生导师，主要研究方向为数据中心光网络、光网络生存性、光网络安全、软件定义的光网络(SDON)等。



唐颖(1993-)，女，广西梧州人，北京邮电大学博士生，主要研究方向为数据中心光网络、光网络安全与光网络虚拟化等。



郭俊峰(1995-)，男，浙江杭州人，北京邮电大学硕士生，主要研究方向为光网络安全、光子防火墙等。

优青人物介绍

黄善国，教授，国家优秀青年科技基金获得者。2016年，以“光网络与光交换控制机理与技术”成果获得国家优秀青年科学基金资助。发表SCI论文90余篇，ICC、OFC、ECOC等领域顶级会议近30篇，国际学术会议特邀报告10余次；获得授权国家发明专利25项，出版学术专著4部，取得计算机软件著作权3项；担任Globalcomm、CLEO-PR、ACP等多个国际学术会议分会主席或TPC成员。主持国家级科研课题10余项，以及多项业界各重要研究机构和合作企业的合作项目。获得2017年中国电子学会技术发明一等奖（排名第一），2016年中国产学研合作创新成果一等奖（排名第一）等多个奖项。